

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-326650

(43)Date of publication of application : 18.11.2004

(51)Int.Cl.

G06F 17/50

(21)Application number : 2003-123402

(71)Applicant : RENESAS TECHNOLOGY CORP

(22)Date of filing : 28.04.2003

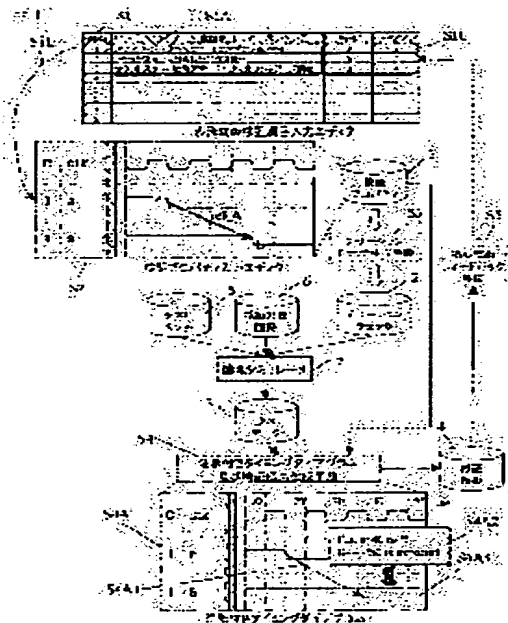
(72)Inventor : KAMATA TAKEROO

(54) LOGIC VERIFICATION PROGRAM AND RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the logic verification efficiency.

SOLUTION: The logic verification program allows a personal computer 100 to function as a verification item input editor (S1) which enables an input of a verification item in a natural language on a tabular display screen and to function as a verification result feedback means (S5) which enables the creation of a test report by feeding-back the verification result to the verification item input editor. The processing of the personal computer 100 reduces the time required for creating the test report as compared with the case of manual operation, and also reduces man-made mistakes due to the unnecessary for troublesome manual operations.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-326650

(P2004-326650A)

(43) 公開日 平成16年11月18日(2004.11.18)

(51) Int.Cl.⁷

G06F 17/50

F I

G06F 17/50 672T
 G06F 17/50 668U
 G06F 17/50 670G
 G06F 17/50 672C

テーマコード (参考)

5B046

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号

特願2003-123402 (P2003-123402)

(22) 出願日

平成15年4月28日 (2003.4.28)

(71) 出願人

503121103

株式会社ルネサステクノロジ

東京都千代田区丸の内二丁目4番1号

(74) 代理人

100089071

弁理士 玉村 静世

(72) 発明者

鎌田 丈良夫

東京都千代田区丸の内二丁目4番1号 株

式会社ルネサステクノロジ内

Fターム(参考) 5B046 AA08 BA03 DA01 JA05

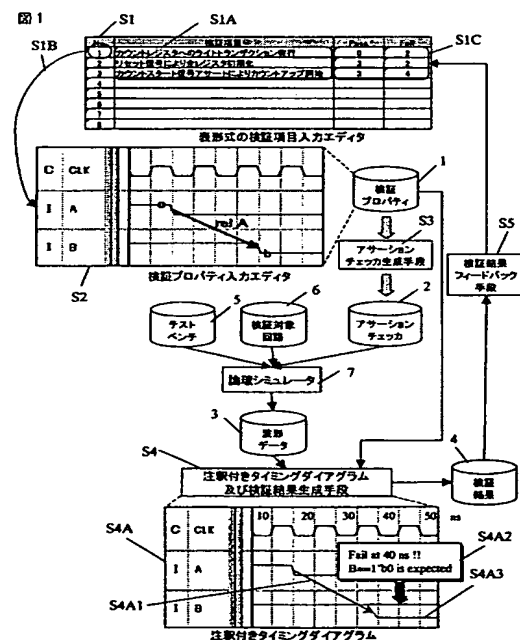
(54) 【発明の名称】 論理検証プログラム及び記録媒体

(57) 【要約】

【課題】 論理検証効率の向上を図る。

【解決手段】 論理検証プログラムにより、パーソナルコンピュータ100を、表形式の表示画面において検証項目の自然言語による入力を可能とする検証項目入力エディタ(S1)、検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートの生成を可能とする検証結果フィードバック手段(S5)として機能させる。パーソナルコンピュータ100での処理によれば、人手作業によってテストレポートを作成するのに比べて短時間で済むし、人手作業による煩雑な作業が不要とされることで人為的なミスも低減される。

【選択図】 図1



【特許請求の範囲】

【請求項1】

コンピュータを、表形式の表示画面において検証項目の自然言語による入力を可能とする検証項目入力エディタ、
検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートの生成を可能とする検証結果フィードバック手段、として機能させることを特徴とする論理検証プログラム。

【請求項2】

コンピュータを、表形式の表示画面において検証項目の自然言語による入力を可能とする検証項目入力エディタ、
上記検証項目入力エディタにリンクされ、検証プロパティを検証言語で作成可能な検証プロパティ入力エディタ、
上記検証プロパティに基づいてアサーションチェッカを生成するアサーションチェッカ生成手段、
上記アサーションチェッカに基づく論理シミュレーションによって得られた波形データと上記検証プロパティとに基づいて注釈付きタイミングダイアグラム及び検証結果を生成するための注釈付きタイミングダイアグラム及び検証結果生成手段、
上記検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートの生成を可能とする検証結果フィードバック手段、として機能させることを特徴とする論理検証プログラム。

【請求項3】

上記注釈付きタイミングダイアグラム及び検証結果生成手段は、上記検証プロパティに基づいて状態遷移グラフを生成するための状態遷移グラフ生成手段と、
上記状態遷移グラフと上記波形データとに基づいて注釈情報付き波形データ及び上記検証結果を得る状態遷移グラフトレース手段と、を含む請求項2記載の論理検証プログラム。

【請求項4】

請求項1乃至3の何れか1項記載の論理検証プログラムを記録したコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、論理デバッグ技術、さらには、コンピュータによって実行可能な論理検証プログラム、及びその論理検証プログラムを記録したコンピュータ読み取り可能な記録媒体に関する。

【0002】

【従来の技術】

論理回路等の設計工程においては、設計した論理回路の論理機能やタイミング等を検証するツールとして論理シミュレータや波形ビューアが用いられる。論理シミュレータでは、半導体素子の回路情報を記述したネットリストを半導体素子の仕様に合わせて作成したテストパターンを記述したテストベクタに基づいてシミュレーションが行われる。波形ビューアでは、上記シミュレーションの結果が波形表示される。波形ビューアでは、横軸を時間軸とし、縦軸方向に信号名を羅列し、各信号の時間的な変化を波形表示することが行われる。設計者は、この波形ビューアによる波形表示に基づいて、シミュレーション結果が仕様と一致しているかどうかを確認する。

【0003】

波形表示を見やすくするための方法としては、例えば指定したトリガ信号の値の変化に従ってその表示色を変化し、トリガ信号の値の変化に依存して変化した信号線の値をトリガ信号と同色で表示することが知られている（例えば特許文献1参照）。

【0004】

【特許文献1】

特開平 7-21244 号公報

【0005】

【発明が解決しようとする課題】

波形表示ツールとしての波形ビューアによる波形表示に基づく論理検証においては、検証言語で記述した回路が満たすべき性質（以下、「検証プロパティ」という）の識別子と検証結果を表形式で表示し、検証プロパティを満たさなかったイベントを波形ビューア上で強調表示することができる。しかしながら、そのような波形表示ツールによれば、自然言語で検証項目を記述することができないため、テスト仕様書やテストレポートを別途、エディタ等で作成しなければならない。この結果、テスト仕様書、検証プロパティ、及びテストレポートの作成及び修正は全て人手によって行われる。また、テスト仕様書作成に用いるエディタに検証項目のバージョン管理機能がないため、更新履歴の作成を人手作業で行う必要がある。このように従来技術によれば、人手作業が多く、工数の増加及び人為的なミスを生じ易い。

10

【0006】

さらに、タイミングチャート上でバグ原因を解析する際は、シミュレーション結果が示すイベント間の論理的関係を正確に理解することが前提条件とされる。タイミングチャート上でイベント間の論理的関係を表現する手段として、従来から「注釈付きタイミングダイアグラム（annotated timing diagram）」が用いられてきた。検証エンジニアは、バグ原因解析の際に、上記注釈付きタイミングダイアグラムを自分で脳裏で作成している。しかし、脳裏で作成できないほどイベント間の論理的関係が複雑な場合や、バグ原因を第三者に説明する必要がある場合、あるいは記録として残す場合には、波形表示ツール上のタイミングチャートを紙に印刷し、それにペンで注釈を書き加えることにより、イベント間の論理的関係をタイミングチャート上で視覚化する。しかし、その作業は煩雑であり、検証工数の増加を余儀なくされる。

20

【0007】

本発明の目的は、論理検証の効率向上を図ることにある。

【0008】

本発明の前記並びにその他の目的と新規な特徴は本明細書の記述及び添付図面から明らかになるであろう。

【0009】

30

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0010】

すなわち、第1手段は、論理検証プログラムによって、コンピュータを、表形式の表示画面において検証項目の自然言語による入力を可能とする検証項目入力エディタ、検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートの生成を可能とする検証結果フィードバック手段として機能させる。

【0011】

上記第1手段によれば、コンピュータでの処理により表形式の検証項目入力エディタの表示画面に、検証結果がフィードバックされることでテストレポートが作成される。コンピュータでの処理によれば、人手作業による場合よりも短時間でテストレポートを作成することができる。また、上記テストレポートの作成において人手作業による煩雑な作業が省略されるため、人為的なミスも低減される。このことが、論理検証効率の向上を達成する。また、上記検証項目入力エディタは、検証項目の自然言語による入力を可能とすることで、検証項目の入力の容易化を達成する。

40

【0012】

第2手段は、論理検証プログラムによって、コンピュータを、表形式の表示画面において検証項目の自然言語による入力を可能とする検証項目入力エディタ、上記検証項目入力エディタにリンクされ、検証プロパティを検証言語で作成可能な検証プロパティ入力エディ

50

タ、上記検証プロパティに基づいてアサーションチェッカを生成するアサーションチェッカ生成手段、上記アサーションチェッカに基づく論理シミュレーションによって得られた波形データと上記検証プロパティとに基づいて注釈付きタイミングダイアグラム及び検証結果を生成するための注釈付きタイミングダイアグラム及び検証結果生成手段、上記検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートの生成を可能とする検証結果フィードバック手段として機能させる。

【0013】

上記のようにタイミングチャート上でバグ原因を解析する際は、シミュレーション結果が示すイベント間の論理的関係を正確に理解することが前提条件とされ、タイミングチャート上でイベント間の論理的関係を表現する手段として、従来から「注釈付きタイミングダイアグラム」が用いられてきたが、その人手による作成作業は煩雑であり、検証工数の増加を余儀なくされる。

【0014】

しかし、上記第2手段によれば、注釈付きタイミングダイアグラム及び検証結果生成手段により、注釈付きタイミングダイアグラムが作成され、上記検証結果を上記検証項目入力エディタにフィードバックすることでテストレポートが作成される。コンピュータでの処理によれば、人手による場合よりも、注釈付きタイミングダイアグラムやテストレポートを短時間で作成することができる。また、注釈付きタイミングダイアグラムやテストレポートの作成において人手作業に煩雑な作業が省略されるため、人為的なミスも低減される。このことが、論理検証効率の向上を達成する。

【0015】

上記注釈付きタイミングダイアグラム及び検証結果生成手段は、上記検証プロパティに基づいて状態遷移グラフを生成するための状態遷移グラフ生成手段と、上記状態遷移グラフと上記波形データとに基づいて注釈情報付き波形データ及び上記検証結果を得る状態遷移グラフトレース手段とを含んで構成することができる。

【0016】

【発明の実施の形態】

図10には、本発明にかかる論理検証プログラムが実行されるパーソナルコンピュータシステムが示される。

【0017】

図10に示されるパーソナルコンピュータシステム100は、特に制限されないが、本発明にかかる論理検証プログラムを実行することで、論理検証のための各種機能を発揮するマイクロコンピュータ102と、外部との間で各種情報のやり取りを可能とする外部インタフェース101、上記マイクロコンピュータ102で実行される各種プログラムや各種データ等が格納されたハードディスク装置や、上記マイクロコンピュータ102での演算処理における作業領域などに使用される半導体記憶装置などを含む記憶装置104、上記マイクロコンピュータ102での演算結果や必要とされる各種情報を表示可能な表示装置103を含んで成る。また、上記マイクロコンピュータ102で実行されるプログラムは、プログラム提供者からネットワーク200を介してパーソナルコンピュータシステム100に送られる場合と、可搬型記憶媒体300を介してパーソナルコンピュータシステム100にロードされる場合とがある。本発明に係る論理検証プログラムは、ネットワーク200を介して、あるいは可搬型記憶媒体300を介して記憶装置104に格納される。上記可搬型記憶媒体300には、フロッピーディスク、CD-ROM、磁気ディスク、光ディスク、光磁気ディスクなどの各種ディスクが含まれる。ここで、上記記憶装置104や可搬型記憶媒体300は、論理検証プログラムを記録したコンピュータ読み取り可能な記録媒体の一例とされる。

【0018】

図1には、上記マイクロコンピュータ102において論理検証に関する所定のプログラムが実行されることで実現される論理検証ツールの全体的な構成例が示される。

【0019】

図 1 に示される論理検証ツールは、特に制限されないが、検証項目入力エディタ S 1、検証プロパティ入力エディタ S 2、アサーションチェッカ生成手段 S 3、注釈付きタイミングダイアグラム及び検証結果生成手段 S 4、検証結果フィードバック手段 S 5、及び論理シミュレータ 7 を含む。

【0020】

上記検証項目入力エディタ S 1 は、バージョン管理機能を備え、且つ、表形式で検証項目 S 1 A の入力を可能とする。検証項目 S 1 A の入力は、入力の容易化を図るため、自然言語で行うことができるようになっている。特に制限されないが、検証項目入力エディタ S 1 によって入力された検証項目の例としては、「カウントレジスタへのライトランザクション実行」、リセット信号により全レジスタ初期化」、「カウントスタート信号アサートによりカウントアップ開始」などを挙げるができる。

10

【0021】

検証プロパティ入力エディタ S 2 は、検証プロパティの入力を可能とする。検証プロパティ入力エディタ S 2 は、検証項目にリンクしており (S B 1)、この検証プロパティ入力エディタ S 2 を用いて検証プロパティ 1 を検証言語で作成することができる。

【0022】

アサーションチェッカ生成手段 S 3 は、特定デザインがどのように振る舞うか、あるいは振る舞ってはいけないうかをチェックするためのアサーションチェッカ 2 を上記検証プロパティ 1 に基づいて生成する。

【0023】

論理シミュレータ 7 は、テストベンチ 5、検証対象回路 6、アサーションチェッカ 2 の各情報を読み込んで論理シミュレーションを実行する。そしてこの論理シミュレーションの結果として波形データ 3 が得られる。

20

【0024】

注釈付きタイミングダイアグラム及び検証結果生成手段 S 4 は、上記波形データ S 4 と上記検証プロパティ 1 とに基づいて検証結果 4 を生成するとともに、注釈付きタイミングダイアグラム S 4 A を生成する。生成された検証結果生成された検証結果 4 は、テストレポート作成のため、検証結果フィードバック手段 S 5 により上記検証項目入力エディタ S 1 にフィードバックされる。

【0025】

上記注釈付きタイミングダイアグラムの表示画面は、実際のシミュレーション波形に、イベント間の論理的関係を示す注釈記号 S 4 A 1、エラーメッセージ S 4 A 2、及び波形の期待値 S 4 A 3 を含む。上記検証項目入力エディタ S 1 の表示画面における検証結果 S 1 C と注釈付きタイミングダイアグラム S 4 A はリンクしており、検証プロパティ 1 を満たす (P a s s)、それを満たさない (F a i l) 項目を選択することにより、対応する注釈付きタイミングダイアグラムが表示されるようになっている。

30

【0026】

次に、上記論理検証ツールを更に詳細に説明する。

【0027】

図 2 には、上記検証項目入力エディタ S 1 の入力例が示される。図 2 に示される例では、上記検証項目入力エディタ S 1 により、「信号 A 立ち上がりの 3 サイクル後に信号 B が立ち上がる」という検証項目 S 1 A が自然言語で記述されている。自然言語はパーソナルコンピュータシステム 100 におけるキーボードを介して容易に入力することができる。

40

【0028】

図 3 には、検証プロパティの生成及びアサーションチェッカの生成例が示される。

【0029】

検証項目入力エディタ S 1 にリンクしている検証プロパティ入力エディタ S 2 を用いて検証プロパティが作成される。より詳細には、検証プロパティ S 2 は、検証項目入力エディタ S 1 の検証項目検証項目 S 1 A にリンクしている。

【0030】

50

最初に検証プロパティを作成する場合は、例えばマウスなどの入力装置で検証項目 S 1 A を選択することにより検証プロパティ入力エディタ S 2 を起動させ、この検証プロパティ入力エディタ S 2 に検証プロパティを入力する。一度検証プロパティを入力した後は、例えばマウスなどの入力装置で検証項目 S 1 A を選択することにより、対応する入力済み検証プロパティを検証プロパティ入力エディタ S 2 で確認出来る。リンク機構 S 1 B により、検証項目と検証プロパティの対応が常に保証される。アサーションチェッカ生成手段 S 3 に検証プロパティ 1 が入力されることにより、アサーションチェッカ生成手段 S 3 においてアサーションチェッカが生成される。

【0031】

図 4 には論理シミュレーションの実行及びその結果が示される。

10

【0032】

テストベンチ 5、検査対象回路 2、及びアサーションチェッカを論理シミュレータ S 1 で読み込み、論理シミュレーションを実行し、波形データ 4 を生成する。この波形データ 4 には、毎サイクルの時刻及びその時刻における信号値（A の信号値、B の信号値）が格納されている。

【0033】

図 5 には、注釈付きタイミングダイアグラム及び検証結果生成手段 S 4 の構成例が示される。

【0034】

注釈付きタイミングダイアグラム及び検証結果生成手段 S 4 は、図 5 に示されるように、検証プロパティ 1 に基づいて状態遷移グラフ 8 を作成するための状態遷移グラフ生成手段 S 6 と、この状態遷移グラフ生成手段 S 6 によって生成された状態遷移グラフ 8 を波形データ 3 に基づいてトレースすることで注釈情報付き波形データ 9 及び検証結果 4 を得る状態遷移グラフトレース手段 S 7 とを含む。波形ビューア S 4 A は、上記注釈付き波形データ 9 を読み込んで注釈付きタイミングダイアグラムを生成する。

20

【0035】

図 6 には、状態遷移グラフ生成手段 S 6 による状態遷移グラフ生成の流れが示される。

【0036】

タイミングチャート上の「a」は検証プロパティの前提条件を示し、「b」は帰結を示している。検証プロパティ 1 は、各サイクルにおいて信号がとるべき値を示しており、その値をグラフの各アークに遷移条件として付加することで状態遷移グラフが形成される。「終了ステート」は、後述する状態遷移グラフのトレースの結果、検証プロパティを満たす場合に到達するステートを示している。フェイルステートは、後述する状態遷移グラフのトレースの結果検証プロパティを満たさない場合に到達するステートを示している。

30

【0037】

図 7 には、上記状態遷移グラフトレース手段による注釈情報付き波形データ及び検証結果の生成の流れが示される。

【0038】

状態遷移グラフのトレースは状態遷移グラフの開始ステートから開始される。波形データから毎サイクルの信号値を読み込み、状態遷移グラフの遷移条件と比較することにより、状態遷移のグラフをトレースすることができる。図 7 において、ステートにステート名（R i s e (A), R i s e (B)）が付されているものは、検証プロパティで定義されているイベントを示しており、上記ステートを通過したならば、当該ステートに到達した時刻、及び当該ステートから抜けた時刻がステート名と共に注釈情報付き波形データ書込まれる。本例では、時刻 50 (n s) において、波形データの信号値 B の値が「0」、検証プロパティから期待される信号値が「1」であるため、フェイルステートに遷移している。フェイルステートに遷移したならば、もう一方のステートへの遷移条件である信号の期待値を取得する。この信号の期待値に基づいてフェイルした時刻における信号値が注釈付き波形データに書込まれる。フェイルステートに遷移したならば、フェイルしたプロパティ名、時刻、検証結果がファイルに書込まれる。

40

50

【0039】

図8には、注釈付き波形データに基づいて生成された注釈付きタイミングダイヤグラムが表示される。検証結果に基づいてエラーメッセージ80が表示される。また、注釈情報付き波形データに格納されている信号値の期待値に基づいて、期待される信号波形が実際の波形に重ねて表示される。注釈情報付き波形データに格納されているイベントの情報に基づいて、イベントの論理的関係を示す矢印記号81が表示される。

【0040】

図9には検証結果のフィードバックの様子が示される。

【0041】

図9に示されるように、検証結果4が検証結果フィードバック手段S5により検証項目入力エディタS1にフィードバックされる。検証項目入力エディタS1において、パス(Pass)項目には検証プロパティを満たした回数の合計(図9の例では「0」)が示され、フェイル(Fail)項目には検証プロパティを満たさなかった回数の合計(図9の例では「1」)が表示される。

【0042】

上記の例によれば、以下の作用効果を得ることができる。

【0043】

(1) 表形式の検証項目入力エディタS1の表示画面に、検証結果がフィードバックされることでテストレポートが作成される。パーソナルコンピュータ100での処理は、人手作業によってテストレポートを作成するのに比べて短時間で済むし、上記テストレポートの作成において人手作業による煩雑な作業が省略されるため、人為的なミスも低減され、それによって論理検証効率の向上を達成することができる。

【0044】

(2) タイミングチャート上でバグ原因を解析する際は、シミュレーション結果が示すイベント間の論理的関係を正確に理解することが前提条件とされ、タイミングチャート上でイベント間の論理的関係を表現する手段として、従来から「注釈付きタイミングダイヤグラム」が用いられてきたが、その人手による作成作業は煩雑であり、検証工数の増加を余儀なくされる。これに対して、注釈付きタイミングダイヤグラム及び検証結果生成手段S4により、注釈付きタイミングダイヤグラムS4Aが作成され、表形式の検証項目入力エディタS1の表示画面に検証結果がフィードバックされることでテストレポートが作成される。パーソナルコンピュータ100での処理は、注釈付きタイミングダイヤグラムやテストレポートを人手作業によって作成するのに比べて短時間で済む。また、注釈付きタイミングダイヤグラムやテストレポートの作成において人手作業による煩雑な作業が省略されるため、人為的なミスも低減され、それによって論理検証効率の向上を達成することができる。

【0045】

(3) 上記(1)、(2)の作用効果により、IP購入側に対して、自社IPコアの品質を定量的に示すことができる資料を提供することができる。

【0046】

以上本発明者によってなされた発明を具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0047】

例えば論理シミュレータは、図1に示される論理検証ツールとは別プログラムとして提供することができる。また、注釈付きタイミングダイヤグラムにおける注釈には、矢印記号のみならず、直線や曲線あるいは破線などの各種線、各種記号列や文字列が含まれる。

【0048】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるパーソナルコンピュータシステムに適用した場合について説明したが、本発明はそれに限定されるものではなく、ワークステーション等にも適用することができる。

【0049】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0050】

すなわち、コンピュータでの処理により、注釈付きタイミングダイアグラムやテストレポートを速やかに作成することができ、また、人手作業に煩雑な作業が省略されることで人為的なミスの低減を図ることができるため、論理検証効率の向上を図ることができる。

【図面の簡単な説明】

【図1】本発明にかかる論理検証プログラムによって実現される論理検証ツールの全体的な構成例ブロック図である。

【図2】上記論理検証ツールに含まれる検証項目入力エディタにおける入力例の説明図である。

【図3】上記論理検証ツールによる検証プロパティやアサーションチェッカの生成に関する説明図である。

【図4】上記論理検証ツールにおける論理シミュレーションの実行及びその結果の説明図である。

【図5】上記論理検証ツールに含まれる「注釈付きタイミングダイアグラム及び検証結果生成手段」の構成例説明図である。

【図6】上記論理検証ツールに含まれる状態遷移グラフ生成手段による状態遷移グラフ生成の説明図である。

【図7】上記論理検証ツールに含まれる状態遷移グラフトレース手段による注釈情報付き波形データ及び検証結果の生成説明図である。

【図8】注釈付き波形データに基づいて生成された注釈付きタイミングダイアグラムの説明図である。

【図9】上記論理検証ツールにおける検証結果のフィードバック説明図である。

【図10】本発明にかかる論理検証プログラムが実行されるパーソナルコンピュータシステムの構成例ブロック図である。

【符号の説明】

100 パーソナルコンピュータシステム

101 外部インタフェース

102 マイクロコンピュータ

103 表示装置

104 記憶装置

200 ネットワーク

300 可搬型記憶媒体

S1 検証項目入力エディタ

S2 検証プロパティ入力エディタ

S3 アサーションチェッカ生成手段

S4 検証結果生成手段

S5 検証結果フィードバック手段

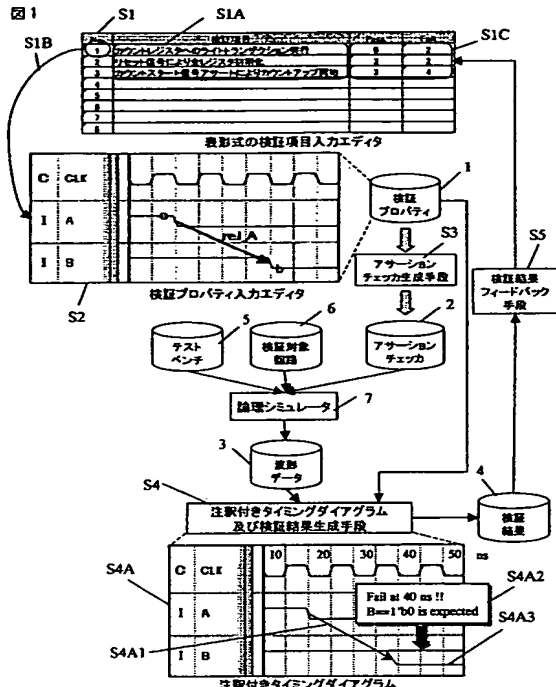
10

20

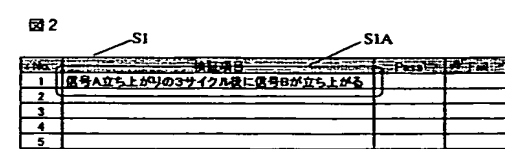
30

40

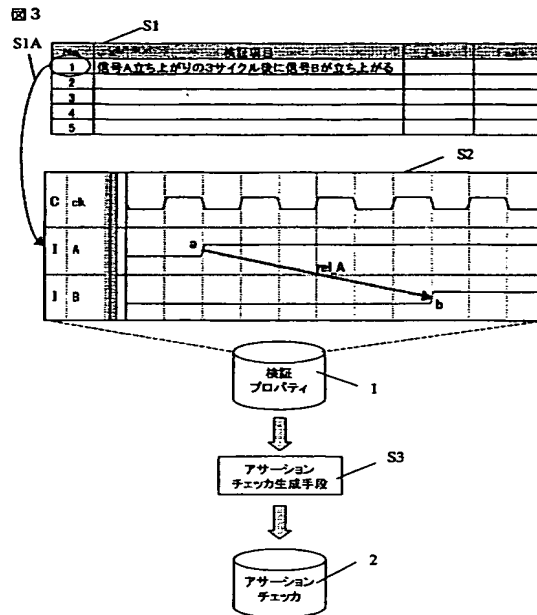
【 図 1 】



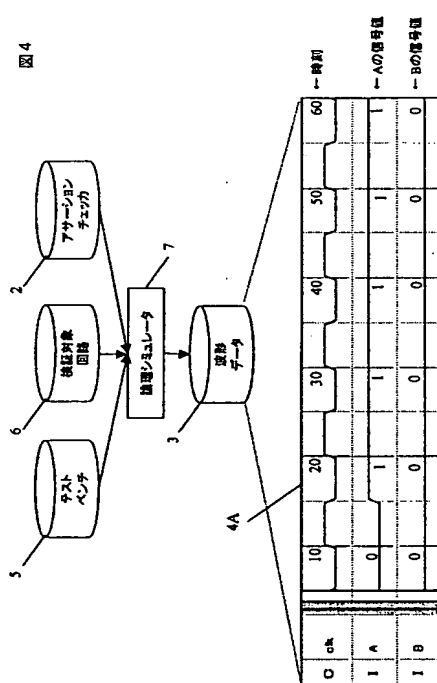
【图 2】



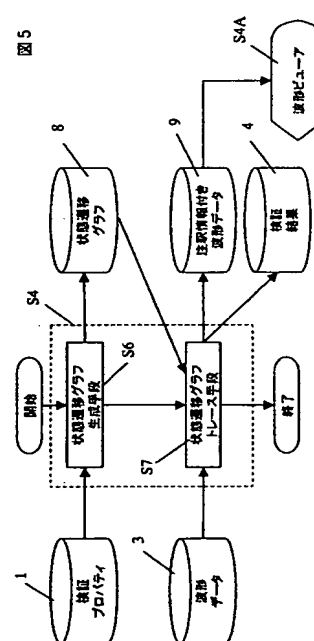
【 図 3 】



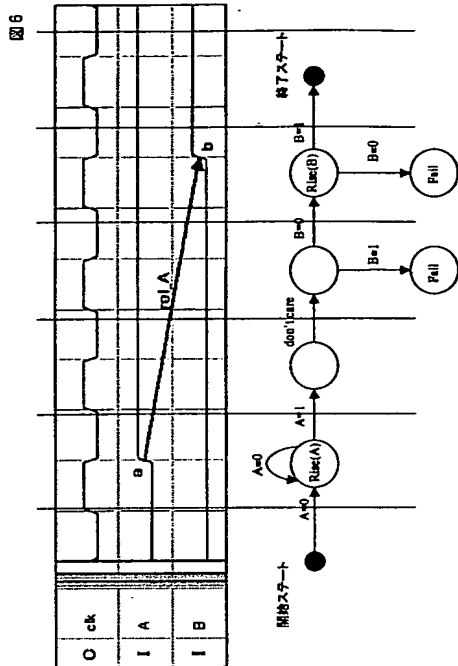
【 図 4 】



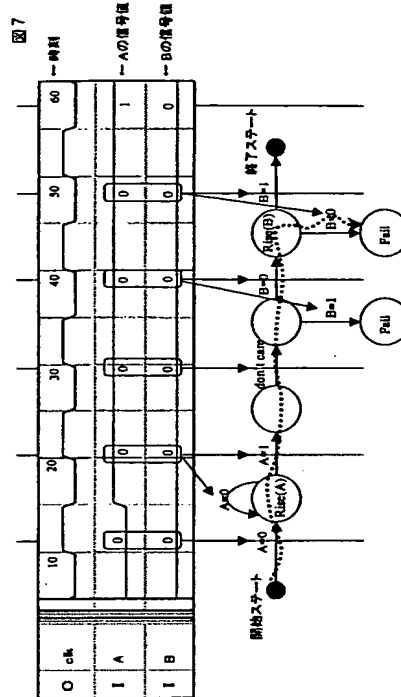
【圖 5】



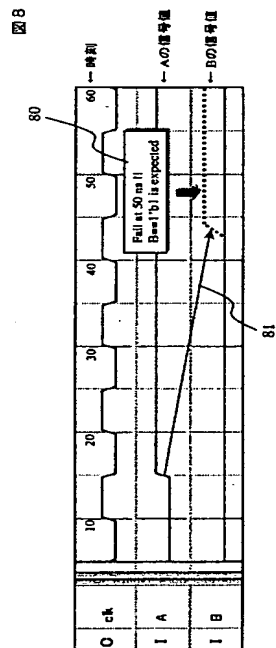
【図6】



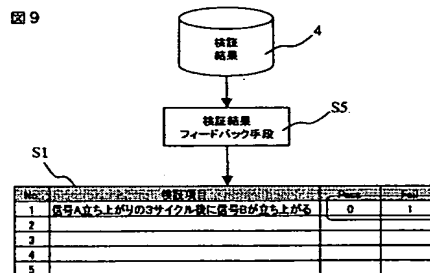
【図7】



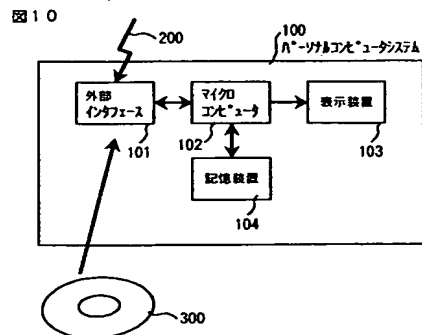
【図8】



【図9】



【図10】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.